

Методи компенсації температурної залежності вихідної напруги в джерелах опорної напруги інтегральних мікросхем

Цимбал О. В.

Кафедра Конструювання електронно-обчислювальної апаратури
Факультет електроніки
Національний технічний університет України
«Київський політехнічний інститут імені Ігоря Сікорського»
Київ, Україна

Анотація—В статті розглянуто базові принципи побудови джерел опорної напруги. Проаналізовано можливі джерела похибки вихідної опорної напруги, переваги і недоліки існуючих архітектурних рішень джерел опорної напруги. Запропоновано архітектурне рішення побудови джерела опорної напруги з компенсацією нелінійностей вищих порядків, що має температуру незалежну вихідну напругу і здатне працювати при напрузі живлення рівній або нижче 1 В. Дане рішення має можливість реалізації в стандартній КМОП технології виготовлення інтегральних схем. Надано рекомендації компенсації похибки, спричиненої напругою зміщення операційного підсилювача.

Ключові слова — джерело опорної напруги; комплементарна метал-оксид-напівпровідник технологія; температурна залежність; температурний коефіцієнт.

ВСТУП

В сучасному світі інтегральні мікросхеми (ІС) є ядром практично всіх електронних систем. При проектуванні багатьох ІС одним із найважливіших завдань є генерування точних напруг для усієї схеми. Вузли ІС, які створюють ці напруги, часто називаються джерелами опорної напруги. Опорна напруга є основною складовою мікросхем як повністю аналогових, так і цифрових мікросхем і навіть елементів пам'яті. Особливий попит є на джерела опорної напруги з низькою наругою живлення, оскільки це необхідно для роботи сучасних гаджетів, мобільних телефонів, ноутбуків, камер і т.д. [1]. Вони повинні мати низьку чутливість до зміни живлення, можливих відхилень параметрів технологічного процесу виготовлення та температури.

У Вікіпедії наведено визначення джерела опорної напруги (ДОН) [2], як базового електронного вузла, що підтримує на своєму виході високо стабільну постійну напругу, значення якої не залежить від навантаження на пристрій, зміни напруги живлення, температури і є постійною в часі. Але на практиці неможливо отримати ідеальну незалежність від вище наведених впливів. Джерела опорної напруги в стандартній КМОП технології мають високу точність вихідної напруги, але при цьому температурна залежність є проблемою. Ще однією проблемою таких схем є неможливість працювати з напругою живлення нижче 1 В. Причин цьому дві: принцип їх роботи базується на ширині забороненої зони кремнію рівною 1,25 В, що вже перевищує 1 В живлення,

[3], [4] друга причина полягає в тому, що низьковольтні джерела опорної напруги містять в собі операційний підсилювач, що також повинен працювати при низькому живленні, [3], [5]. При цьому генератори опорної напруги із низьковольтним живленням мають гірші показники точності в порівнянні із класичною імплементацією.

Тому покращення характеристик ДОН при одночасній можливості роботи із напругою живлення близькою або нижче 1 В є проблемою і вимагає компромісного рішення.

I. ПОСТАНОВКА ЗАДАЧІ

Отже, задача полягає в розробці джерела опорної напруги, що має низький коефіцієнт залежності вихідної напруги від зміни температури, при можливості низьковольтного живлення близького або рівного 1 В. При цьому реалізація ДОН не повинна вимагати особливої технології виготовлення, а повинна мати можливість реалізації в стандартному КМОП технологічному процесі виготовлення ІС.

II. БАЗОВІ ПРИНЦИПИ РОБОТИ ДЖЕРЕЛ ОПОРНОЇ НАПРУГИ

Принцип роботи ДОН в загальному випадку базується на ширині забороненої зони кремнію [2]. Загальна блок-схема наведена на Рис. 1 [6]. ДОН забезпечує опорну напругу на виході, що не залежить від зміни температури. Температурна незалежність може бути досягнута шляхом комбінування двох явищ, що мають протилежні температурні коефіцієнти (ТК). Таким чином, вихідна напруга ДОН – це сума



напруги пропорційної абсолютній температурі (PTAT) та напруги обернено пропорційної абсолютній температурі (CTAT), які можуть компенсувати одна одну для отримання постійної напруги на виході, що в ідеалі не залежить від змін температури. На Рис. 1 в якості генератора СТАТ напруги використовується р-п-перехід біполярного n-p-n транзистора, що зміщений постійним струмом I_1 , що генерує напругу база емітер $V_{BE(on)}$. Відомо, що ця напруга

має температурний коефіцієнт $-2 \frac{mB}{C}$, що означає зменшення напруги на 2 мВ при збільшенні температури на 1°C [7]. Іншою складовою блок-схеми на Рис. 1 є генератор напруги VT, що є пропорційною до абсолютної температури і обраховується за формулою (1):

$$V_T = \frac{kT}{q}, \quad (1)$$

де V_T - температурний потенціал; k - стала Больцмана, $k = 1,38 * 10^{-23} \frac{Дж}{К}$; T - абсолютна температура, К; q - елементарний заряд $q = 1,6 * 10^{-19} Кл$.

Напруга V_T має позитивний температурний коефіцієнт рівний $+0,085 \frac{mB}{C}$ [8].

Оскільки за абсолютним значенням PTAT напруга має менший ТК, то необхідно цю напругу підсилити, в ролі чого виступає блок М згідно з Рис. 1. Величина параметра М розраховується так, щоб PTAT і СТАТ напруги в однаковій мірі компенсували один одного. Також на блок схеми присутній суматор, який сумує PTAT і СТАТ напруги, в результаті чого на виході отримується температурно незалежна напруга (Рис. 2).

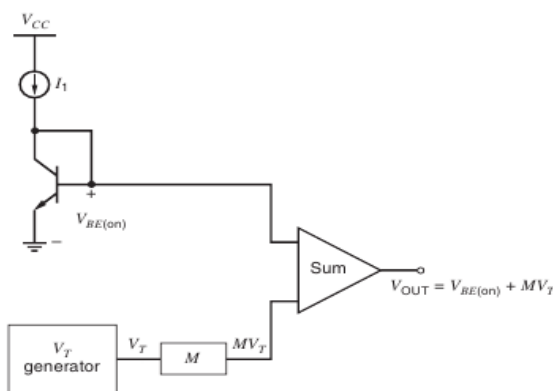


Рис. 1 Спрощена блок-схема джерела опорної напруги.

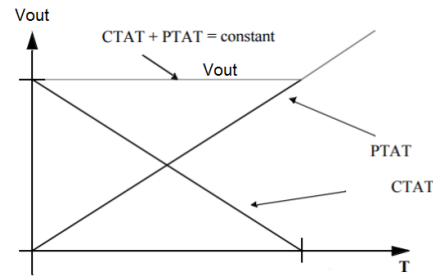


Рис. 2 Температурна залежність вихідної напруги VOUT

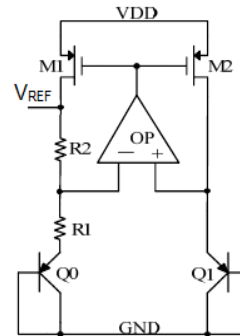


Рис. 3 Типова схема реалізації джерела опорної напруги на КМОП технології

III. ТИПОВА СХЕМА РЕАЛІЗАЦІЇ ДЖЕРЕЛА ОПОРНОЇ НАПРУГИ

Типова схема реалізації джерела опорної напруги на КМОП технології [6] наведена на Рис. 3.

В цій схемі вихідна напруга створюється шляхом сумування двох напруг з протилежними температурними коефіцієнтами і може бути записана формулою:

$$V_{REF} = V_{BE} + MV_T. \quad (1)$$

Вона є сумою напруги база-емітер біполярного транзистора (V_{BE}) і падіння напруги на резисторі R1, R2. Біполярні транзистори Q0 і Q1 є типовим діодним включенням вертикальних р-п-н транзисторів, що присутні у будь-якій КМОП технології. Вихідна напруга даної типової схеми реалізації джерела опорної напруги може бути записана наступною формулою (3):

$$V_{REF} = |V_{BE0}| + \frac{R_2}{R_1} \frac{kT}{q} \ln(N), \quad (2)$$

де V_{REF} - вихідна напруга, В; V_{BE0} - напруги база-емітер біполярного транзистора Q0, В; N - співвідношення площ емітерів Q0 і Q1.

У формулі (3) друга частина є напругою пропорційною абсолютній температурі (PTAT напруга), що використовується для компенсації негативного температурного коефіцієнта напруги V_{BE} . Але напруга база-емітер біполярного транзистора залежить від температури нелінійно [9]:

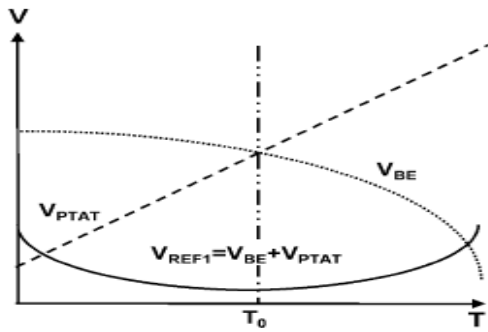


Рис. 4 Співвідношення між нелінійною температурною залежністю V_{BE} і лінійною температурною залежністю V_{PTAT} у вихідній напрузі ДОН

$$V_{BE} = V_G(T_0) + \frac{T}{T_0} [V_{BE}(T_0) + V_G(T_0)] - (\eta - m) \frac{kT}{q} \ln\left(\frac{T}{T_0}\right), \quad (3)$$

де V_G - напруга забороненої зони кремнію екстрапольована при 0°K ; T - абсолютна температура, K ; η - температурна константа, що залежить від технології; m - порядок температурної залежності струму колектора; T_0 - опорна температура (типове значення кімнатної температури рівне 25°C). В рівнянні (4) частина $T \ln\left(\frac{T}{T_0}\right)$ є нелінійною залежністю від температури напруги V_{BE} .

Співвідношення між температурною залежністю V_{BE} і лінійною температурною залежністю V_{PTAT} у вихідній напрузі джерела опорної напруги наведено на Рис. 4. Таким чином, враховуючи вище викладене, у вихідній напрузі відбувається скорочення температурної залежності першого порядку за допомогою сумування із $PTAT$ напругою, але при цьому залишаються нелінійності вищих порядків. Звідси випливає

проблема того, що при низькому живленні типова схема реалізації ДОН буде давати велику відносну похибку. При цьому стабільність вихідної напруги в залежності від температури буде сильно залежати від співвідношення резисторів як видно із формули (3). А отже, при невеликому відхиленні від номіналів резисторів R_2, R_1 , обумовлених технологією виготовлення ІС, температурна залежність вихідної напруги буде змінюватися і погіршуватися.

IV. МЕТОД КОМПЕНСАЦІЇ ТЕМПЕРАТУРНОЇ ЗАЛЕЖНОСТІ

А. Блок-схема запропонованого рішення

Запропонована блок-схема ДОН, що використовує інший підхід до зменшення температурної залежності, наведена на Рис. 5. На даній блок-схемі є два типи ДОН, реалізованих за допомогою стандартної КМОП технології. Перший тип використовує паразитні $p-n-p$ біполярні транзистори для реалізації ДОН. Другий тип реалізований за допомогою паразитних вертикальних $p-n-p$ біполярних транзисторів. Ці транзистори у стандартній КМОП технології реалізовані за допомогою глибокого карману n -типу.

Запропонована блок-схема (Рис. 5) має два виходи опорних струмів, I_{REF1} і I_{REF2} , які в свою чергу формуються двома ДОН. Струм I_{REF1} отримується із ДОН реалізованого на $p-n-p$ біполярних транзистора, а I_{REF2} отримується із ДОН реалізованого на $n-p-n$ біполярних транзисторах. Вихідний опорний струм діє в діапазоні температур з однаковою опорною температурою T_0 , де температурні коефіцієнти I_{REF1} і I_{REF2} є нульовими. Наступним кроком є віднімання цих струмів. Це реалізовано за допомогою струмових дзеркал M_1-M_2 і M_4-M_3 . В результаті отримуємо температуро незалежний струм I_{REF} для компенсації температурної залежності вищих порядків напруги V_{BE} . На Рис. 5 вихідна опорна напруга V_{REF} може бути отримана на резисторі R_{REF} і буде мати низьку температурну залежність.

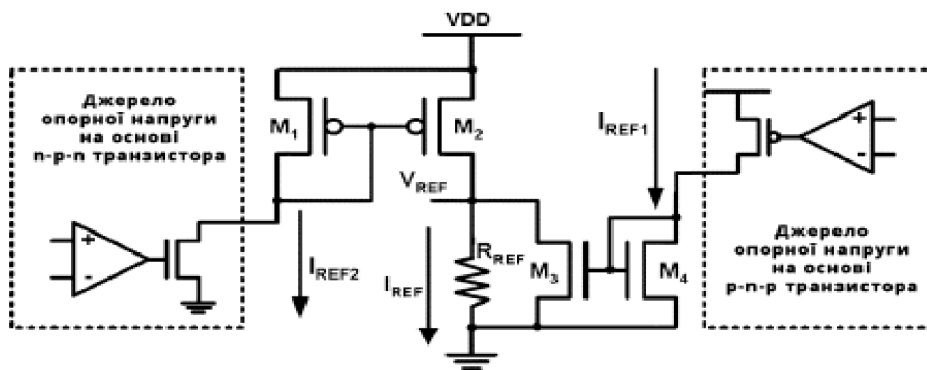


Рис. 5 Запропонована блок-схема ДОН

DOI: 10.20535/2617-0965.2020.3.1.198552

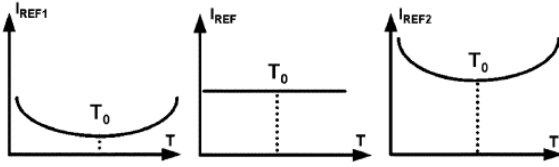


Рис. 6 Температурні залежності струмів I_{REF1} , I_{REF2} , I_{REF}

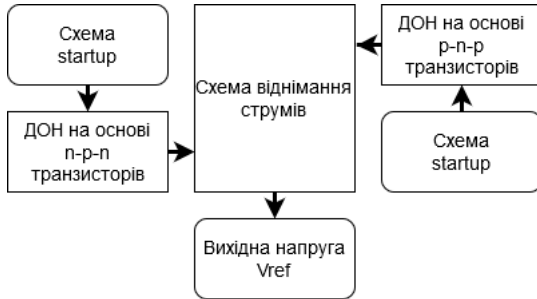


Рис. 7 Запропонована структурна схема

Температурні залежності струмів I_{REF1} , I_{REF2} , I_{REF} наведені на Рис. 6.

Запропонована структурна схема наведена на Рис. 7.

Дана структурна схема складається із двох джерел опорної напруги на n-p-n і p-n-p біполярних транзисторах, що генеруються струми I_{REF1} , I_{REF2} як було описано вище, схеми віднімання струмів для отримання температуро незалежного струму I_{REF} , а також схеми startup для кожного із ДОН. Дана схема необхідна для того, щоб вивести в робочий режим джерела [9].

В. Схема реалізації ДОН

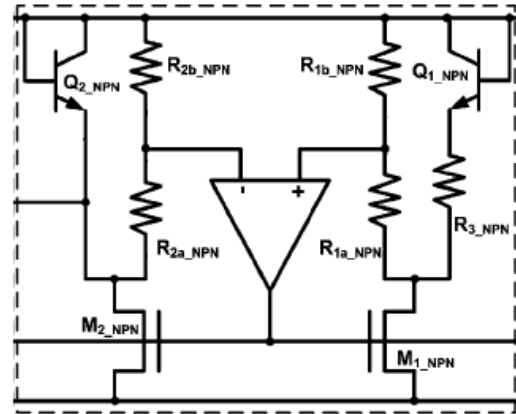
Схема реалізації ДОН на n-p-n біполярних транзисторах наведена на Рис. 8 (а). Схема реалізації ДОН на p-n-p біполярних транзисторах наведена на Рис. 8 (б).

Дана схема реалізації також вимагає використання низьковольтного операційного підсилювача. Даний підсилювач може бути реалізований за методом описаним у [10]. Він містить широкий діапазон вхідних і вихідних напруг, що спрощує розробку ДОН, оскільки даний підсилювач може бути використаний як на схемі Рис. 8 (а), так і на схемі Рис. 8 (б).

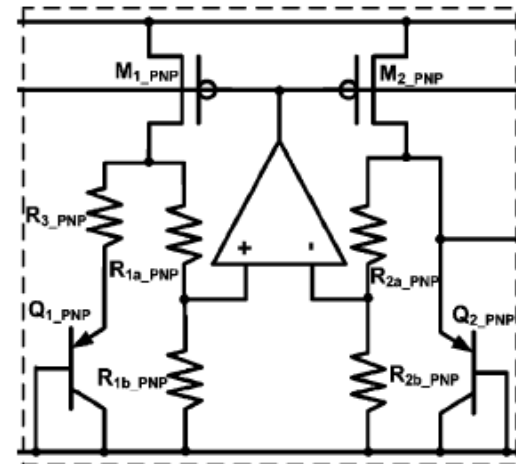
Струм I_{REF1} , що генерується схемою ДОН на p-n-p транзисторах (Рис. 8(б)) можна описати формулою (5):

$$I_{REF1} = \frac{|V_{BE_{pnp}}|}{R1_{pnp}} + \frac{1}{R3_{pnp}} \frac{kT}{q} \ln(N_{pnp}), \quad (4)$$

де $R1_{pnp}$ – встановлюється рівний $R1a_{pnp} + R1b_{pnp}$ (або $R2a_{pnp} + R2b_{pnp}$), звідки випливає що $R1a_{pnp} = R2a_{pnp}$, $R1b_{pnp} = R2b_{pnp}$.



а)



б)

Рис. 8 Схема реалізації ДОН а) на n-p-n біполярних транзисторах; б) на p-n-p біполярних транзисторах

Струм I_{REF2} , що генерується схемою ДОН на n-p-n транзисторах (Рис. 8(а)) можна описати формулою (6):

$$I_{REF2} = \frac{|V_{BE_{nnp}}|}{R1_{nnp}} + \frac{1}{R3_{nnp}} \frac{kT}{q} \ln(N_{nnp}), \quad (5)$$

де $R1_{nnp}$ – встановлюється рівний $R1a_{nnp} + R1b_{nnp}$ (або $R2a_{nnp} + R2b_{nnp}$), звідки випливає що $R1a_{nnp} = R2a_{nnp}$, $R1b_{nnp} = R2b_{nnp}$.

Результуючий струм I_{REF} отримується за рахунок схеми віднімання, реалізованої на струмових дзеркалах (Рис. 5) і може бути записаний формулою:

$$I_{REF} = K_2 I_{REF2} - K_1 I_{REF1} = \left(\frac{K_2 V_{BE_{nnp}}}{R1_{nnp}} - \frac{K_1 V_{BE_{pnp}}}{R1_{pnp}} \right) + \frac{kT}{q} \left(\frac{K_2 \ln(N_{nnp})}{R3_{nnp}} - \frac{K_1 \ln(N_{pnp})}{R3_{pnp}} \right). \quad (6)$$



де K_1, K_2 – коефіцієнти передачі струмових дзеркал M1-M2 і M4-M3 відповідно згідно Рис. 5.

Якщо частини $\ln(N_{npn})$ і $\ln(N_{pnp})$ мають однакове значення і відповідні значення для $R1_{pnp}, R1_{npn}, R3_{pnp}, R3_{npn}, K_1, K_2$ вибрані, то струм I_{REF} буде наближено незалежний від температури. Для отримання температурно незалежної напруги

$$V_{REF} = R_{REF} \left[\left(\frac{K_2 V_{BE_{npn}}}{R1_{npn}} - \frac{K_1 V_{BE_{pnp}}}{R1_{pnp}} \right) + \frac{kT}{q} \left(\frac{K_2 \ln(N_{npn})}{R3_{npn}} - \frac{K_1 \ln(N_{pnp})}{R3_{pnp}} \right) \right] \quad (8)$$

Як видно з рівняння (9), рівень вихідної напруги V_{REF} можна змінювати шляхом підлаштування значення опору R_{REF} .

$$V_{DD(\min)} = \text{Max} \left[\left(\frac{R1a_{pnp}}{R1a_{pnp} + R1b_{pnp}} \cdot |V_{BE_{pnp}}| + |V_{THP}| + 2|V_{dsat}| \right), \left(\frac{R2a_{npn}}{R1a_{npn} + R1b_{npn}} \cdot |V_{BE_{npn}}| + V_{THN} + 2V_{dsat} \right) \right] \quad (9)$$

де V_{THP}, V_{THN} – порогові напруги рКМОП і нКМОП транзисторів відповідно; V_{dsat} – напруга насичення відповідних КМОП транзисторів.

Використовуваний операційний підсилювач не є ідеальним, а отже містить напругу зміщення, що впливає на похибку вихідної напруги. Це викликано

$$V_{REF} = R_{REF} \cdot \left[\left(\frac{K_2 V_{BE_{npn}}}{R1_{npn}} - \frac{K_1 V_{BE_{pnp}}}{R1_{pnp}} \right) + \frac{kT}{q} \left(\frac{K_2 \ln(N_{npn})}{R3_{npn}} - \frac{K_1 \ln(N_{pnp})}{R3_{pnp}} \right) + \frac{K_2 R1_{npn}}{R1b_{npn}} V_{OS} - \frac{K_1 R1_{pnp}}{R1b_{pnp}} V_{OS} \right], \quad (10)$$

де V_{OS} – напруга зміщення операційного підсилювача.

Як видно із рівняння (11) ефект напруги зміщення V_{OS} підсилюється на величину співвідношення резисторів $\frac{K_2 R1_{npn}}{R1b_{npn}}$ і $\frac{K_1 R1_{pnp}}{R1b_{pnp}}$. Якщо відповідні співвід-

ношення резисторів зменшити, то це зменшить вплив напруги зміщення на вихідну напругу [11]. Також саму напругу зміщення в операційному підсилювачі можна зменшити шляхом використання методів покращеної відповідності пристроїв на етапі розробки топографічного малюнку схеми операційного підсилювача.

До недоліків даного ДОН можна віднести те, що резистор R_{REF} , на якому виділяється вихідна напруга V_{REF} , має власний температурний коефіцієнт опору, а отже при протіканні незалежного від температури струму через нього, напруга, що падає на резисторі, буде змінювати із зміною опору цього резистора.

ВИСНОВКИ І РЕКОМЕНДАЦІЇ

В статті розглянуто базові принципи побудови джерел опорної напруги. Проаналізовано можливі джерела похибки вихідної опорної напруги, переваги

V_{REF} можна використати резистор R_{REF} з низьким температурним коефіцієнтом опору. Отже, вихідна напруга V_{REF} описується рівнянням:

$$V_{REF} = I_{REF} * R_{REF}. \quad (7)$$

Шляхом підстановки (7) у (8) отримуємо результуюче рівняння для вихідної напруги V_{REF} :

Мінімальна напруга живлення для запропонованого структурного рішення обраховується за формулою:

відхилення пристроїв від їх номінальних значень, викликаних технологічним процесом. Співвідношення між вихідною напругою і напругою зміщення операційного підсилювача можна записати як:

і недоліки існуючих архітектурних рішень ДОН. Запропоновано можливий підхід до побудови джерела опорної напруги, що має температуру незалежну вихідну напругу і здатне працювати при напрузі живлення рівній або меншій 1 В. Надано рекомендації компенсації похибки, спричиненої напругою зміщення операційного підсилювача.

Подальше удосконалення системи можливо за рахунок використання в якості резистора R_{REF} , на якому виділяється вихідна напруга, послідовно ввімкнених двох резисторів із протилежними за знаками температурними коефіцієнтами опору, а також розроблення схеми підлаштування опору резистору R_{REF} для можливості, по-перше, – регулювання рівня вихідної напруги, по-друге, підлаштування температурних коефіцієнтів опорів так, щоб сумарний опір резистора був температурно незалежний.

ПЕРЕЛІК ПОСИЛАНЬ

- [1] Yueming Jiang and E. K. F. Lee, "Design of low-voltage bandgap reference using transimpedance amplifier," *IEEE Trans. Circuits Syst. II Analog Digit. Signal Process.*, vol. 47, no. 6, pp. 552–555, Jun. 2000, DOI: [10.1109/82.847072](https://doi.org/10.1109/82.847072).
- [2] "Voltage reference." [Online]. Available: https://en.wikipedia.org/wiki/Voltage_reference.
- [3] Ka Nang Leung and P. K. T. Mok, "A sub-1-V 15-ppm/°C CMOS bandgap voltage reference without requiring low threshold voltage device," *IEEE J. Solid-State Circuits*, vol. 37, no. 4, pp. 526–530, Apr. 2002, DOI: [10.1109/4.991391](https://doi.org/10.1109/4.991391).

- [4] H. Neuteboom, B. M. J. Kup, and M. Janssens, "A DSP-based hearing instrument IC," *IEEE J. Solid-State Circuits*, vol. 32, no. 11, pp. 1790–1806, 1997.
- [5] P. Malcovati, F. Maloberti, C. Fiochi, and M. Pruzzi, "Curvature-compensated BiCMOS bandgap with 1-V supply voltage," *IEEE J. Solid-State Circuits*, vol. 36, no. 7, pp. 1076–1081, Jul. 2001, DOI: [10.1109/4.933463](https://doi.org/10.1109/4.933463).
- [6] P. R. Gray and R. G. Meyer, *Analysis and design of analog integrated circuits*, 5th ed. New York: Wiley, 2009, ISBN: 978-0-470-24599-6.
- [7] P. E. Allen and D. R. Holberg, *CMOS Analog Circuit Design*, 2nd ed. New York, Oxford: Oxford University Press, 2002, ISBN: 0-19-511644-5.
- [8] "Stala Boltzmana [Boltzmann constant]." [Online]. Available: https://en.wikipedia.org/wiki/Boltzmann_constant.
- [9] G. A. Rincon-Mora, *Voltage Reference-From Diodes to Precision High-Order Bandgap Circuits*. New York: Wiley, 2002.
- [10] Z. Qin, A. Tanaka, N. Takaya, and H. Yoshizawa, "0.5-V 70-nW Rail-to-Rail Operational Amplifier Using a Cross-Coupled Output Stage," *IEEE Trans. Circuits Syst. II Express Briefs*, vol. 63, no. 11, pp. 1009–1013, Nov. 2016, DOI: [10.1109/TCSII.2016.2539081](https://doi.org/10.1109/TCSII.2016.2539081).
- [11] Ka Nang Leung, P. K. T. Mok, and Chi Yat Leung, "A 2-V 23- μ A 5.3-ppm/ $^{\circ}$ C curvature-compensated CMOS bandgap voltage reference," *IEEE J. Solid-State Circuits*, vol. 38, no. 3, pp. 561–564, Mar. 2003, DOI: [10.1109/JSSC.2002.808328](https://doi.org/10.1109/JSSC.2002.808328).

UDC 621.3.027.212

Methods of Compensation for the Temperature Dependence of the Reference Voltage Sources of Integrated Circuits

Tsymbal O.V.

Faculty of Electronics

National Technical University of Ukraine "Igor Sikorsky Kyiv Polytechnic Institute"
Kiev, Ukraine

Abstract—The basic principles of reference voltage source construction are considered in the article. Possible sources of error of the output reference voltage, advantages and disadvantages of the existing architectural solutions of the reference voltage sources are analyzed. An architectural solution for the construction of a reference voltage source with higher order nonlinearities compensation is proposed, which has a temperature independent output voltage and is capable of operating at a supply voltage equal to or below 1 V. This solution has the possibility of implementing in the standard CMOS technology. Recommendations for compensation for the error caused by the offset voltage of the operational amplifier are given.

In the modern world, integrated circuits (ICs) are the nucleus of virtually all electronic systems. When designing many ICs, one of the most important tasks is to generate accurate voltages for the entire circuit. The ICs that create these voltages are often referred to as the reference voltage sources. The reference voltage is a major component of both fully analog and digital circuits and even memory elements. There is a particular demand for low voltage power supplies as it is required for modern gadgets, mobile phones, laptops, cameras, etc. They should have low sensitivity to changes in power supply, possible deviations in the parameters of the manufacturing process and temperature.

The reference voltage sources in standard CMOS technology have high precision output voltage, but temperature dependence is a problem. Another problem of such circuits is the inability to operate with a supply voltage below 1 V. The reasons for this are two: the principle of their operation is based on a bandgap of silicon equal to 1,25 V, which already exceeds 1 V of power; the second reason is that low voltage sources of reference voltage contain an operational amplifier, which should also operate at low power. In this case, low voltage power supply generators have poorer accuracy rates than classical implementation. Therefore, improving the characteristics of reference voltage sources while being able to operate at a supply voltage close to or below 1 V is a problem and requires a compromise solution.

In the article was analyzed generators that provides proportional to absolute temperature (PTAT) voltage at their outputs, generators that provides complementary to absolute temperature (CTAT) voltage at their outputs. The source of the high-order nonlinearity was analyzed.

The schematic of implementing reference voltage generators was proposed. The formulas for output voltage was derived. The basic principles of operation of proposed schematic was described. The voltage reference, which utilizes the temperature-dependent currents generated from the parasitic n-p-n and p-n-p bipolar junction transistor devices in the CMOS process, is presented.

Keywords — voltage reference; bandgap; complementary metal-oxide-semiconductor technology; temperature dependence; temperature coefficient.

